

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-007409

(43)Date of publication of application : 12.01.2001

(51)Int.Cl.

H01L 35/26

H01L 35/16

(21)Application number : 11-173410

(71)Applicant : DAIKIN IND LTD

(22)Date of filing : 18.06.1999

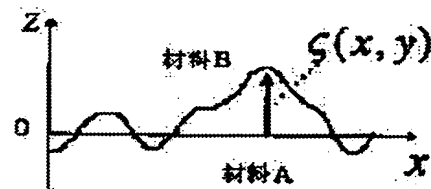
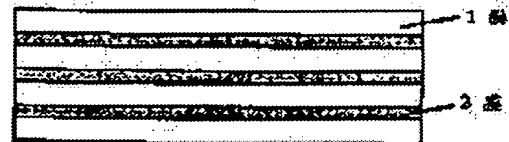
(72)Inventor : NISHIO YOSHIMASA

(54) THERMOELECTRIC CONVERSION ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To enhance thermoelectric characteristics of a thermoelectric conversion element by employing a multilayer structure where the composition of material is varied alternately and setting the roughness on the interface at a predetermined ratio to the film thickness.

SOLUTION: The thermoelectric conversion element has a multilayer structure where a film 1 of material A and a film 2 of material B are laminated alternately. Thickness of the films 1, 2 is set at $0.1\text{--}0.01\text{ }\mu\text{m}$ and roughness on the interface between the films 1, 2 is set at $\eta=0.05\text{--}0.005\text{ }\mu\text{m}$ (but, less than the thickness of the films 1, 2). More specifically, roughness on the interface is increased by increasing the deposition rate and making rough the deposition process. Consequently, contribution of low energy carriers to a transportation process is reduced and thermoelectric characteristics can be enhanced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-7409

(P2001-7409A)

(43) 公開日 平成13年1月12日 (2001.1.12)

(51) Int.Cl.	識別記号	F I	テーマコード(参考)
H 0 1 L 35/26		H 0 1 L 35/26	
35/16		35/16	

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願平11-173410

(22) 出願日 平成11年6月18日 (1999. 6. 18)

(71) 出願人 000002853

ダイキン工業株式会社

大阪府大阪市北区中崎西 2 丁目 4 番12号

梅田センタービル

(72) 発明者 西尾 好正

茨城県つくば市御幸が丘 3 番地 ダイキン

工業株式会社内

(74) 代理人 100087804

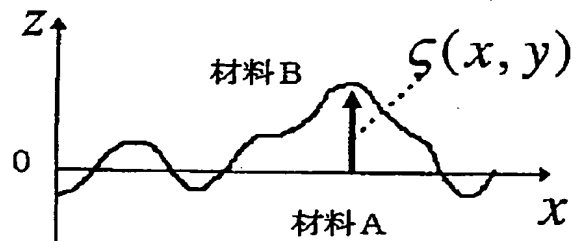
弁理士 津川 友士

(54) 【発明の名称】 熱電変換素子

(57) 【要約】

【課題】 熱電特性を高める。

【解決手段】 材料組成を交互に変化させて積層してなる多層膜構成を有しているとともに、膜1と膜2との界面における荒れを膜厚に対して所定の割合になるように設定して、低エネルギー・キャリアから輸送過程への寄与を減少させる。



【特許請求の範囲】

【請求項1】 材料組成を交互に変化させて積層してなる多層膜構成を有しているとともに、膜と膜との界面における荒れを膜厚に対して所定の割合になるように設定してあることを特徴とする熱電変換素子。

【請求項2】 膜に平行な方向に電流を流すように電極端子が設けられている請求項1に記載の熱電変換素子。

【請求項3】 膜に垂直な方向に電流を流すように電極端子が設けられている請求項1に記載の熱電変換素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は冷却・発電装置に用いられる熱電変換素子に関する。

【0002】

【従来の技術】従来から、冷却・発電装置に用いられる熱電変換素子として、材料組成を交互に変化させて積層してなる多層膜構成を採用したものが提案されている。そして、この場合には、電子の移動度を減少させないようにするために、完全な平坦面に近い界面を有する超格子熱電材料を用いたものが採用される〔例えば、"Experimental study of the effect of quantum-well structures on the thermoelectric figure of merit", L. D. Hicks et. al., Phys. Rev. B, Volume 53 (1996) R10493-R10496参照〕。

【0003】このように提案されている熱電変換素子においては、膜の低次元性（2次元性）に起因する電子輸送特性の変化に着目した性能向上効果を利用している。この場合、電子に2次元的な運動をさせるために、熱電効果を担う薄膜内に電子を閉じ込める必要がある。このため、薄膜の両側を絶縁層で挟む構成を採用する。

【0004】上記の構成を採用すれば、低次元性によって、熱電効果を担う薄膜の特性を向上させることができる。

【0005】

【発明が解決しようとする課題】上記の構成の熱電変換素子においては、熱電効果を担う薄膜の特性を向上させることができるものの、薄膜の両側の絶縁層は熱電効果に寄与せず特性を落とす効果を持つため、多層膜全体としてのエネルギー変換効率の改善は著しく少なく、ひいては、最終的に得られる熱電変換素子の熱電変換効率を余り高めることができないという不都合がある。

【0006】また、完全な平坦面に近い界面を有する超格子熱電材料を作製するためには、製膜速度を遅くして製膜プロセスを精密に制御する必要があるため、多層膜全体の厚みを大きくすることができないという不都合もある。

【0007】さらに、実際に作製された超格子熱電材料

薄膜の界面はある程度荒れているので、薄膜内に閉じ込められた電子の移動度を減少させてしまい、多層膜全体としてのエネルギー変換効率の低下を招き、ひいては、最終的に得られる熱電変換素子の熱電変換効率の低下を招いてしまうという不都合もある。

【0008】

【発明の目的】この発明は上記の問題点に鑑みてなされたものであり、熱電特性を高めることができる熱電変換素子を提供することを目的としている。

10 【0009】

【課題を解決するための手段】請求項1の熱電変換素子は、材料組成を交互に変化させて積層してなる多層膜構成を有しているとともに、膜と膜との界面における荒れを膜厚に対して所定の割合になるように設定してあるものである。

【0010】請求項2の熱電変換素子は、膜に平行な方向に電流を流すように電極端子が設けられたものである。

20 【0011】請求項3の熱電変換素子は、膜に垂直な方向に電流を流すように電極端子が設けられたものである。

【0012】

【作用】請求項1の熱電変換素子であれば、材料組成を交互に変化させて積層してなる多層膜構成を有しているとともに、膜と膜との界面における荒れを膜厚に対して所定の割合になるように設定してあるので、低エネルギー・キャリアから輸送過程への寄与を減少させ、熱電特性を高めることができる。

30 【0013】請求項2の熱電変換素子であれば、膜に平行な方向に電流を流すように電極端子が設けられているので、両電極端子を通して電流を流すことによって、低エネルギー・キャリアが膜の厚みを越えない荒れによって散乱され、ひいては低エネルギー・キャリアから輸送過程への寄与を減少させ、熱電特性を高めることができる。

【0014】請求項3の熱電変換素子であれば、膜に垂直な方向に電流を流すように電極端子が設けられているので、両電極端子を通して電流を流すことによって、低エネルギー・キャリアが膜の全範囲にわたって存在する荒れによって散乱され、ひいては低エネルギー・キャリアから輸送過程への寄与を大幅に減少させ、熱電特性を一層高めることができる。ただし、この場合には、請求項2と比較して、膜と膜との界面における荒れの影響を大きく受けるので、熱電特性を一層高めることができる。

【0015】

【発明の実施の形態】以下、添付図面を参照して、この発明の熱電変換素子の実施の態様を詳細に説明する。

【0016】図1はこの発明の熱電変換素子の要部の構成を示す縦断面図である。

【0017】この熱電変換素子は、材料Aからなる膜1と、材料Bからなる膜2とを交互に積層形成してなる多層膜構造を採用している。

【0018】前記材料Aとしては、例えば、 $\text{Bi}_{1-x}\text{Te}_x\text{Se}_{1-x}$ 、 $x=0\sim0.4$ (n型材料)、もしくは $\text{Bi}_{1-x}\text{Sb}_x\text{Te}_{1-x}$ 、 $x=1.0\sim0.6$ (p型材料)を採用し、前記材料Bとしては、例えば、 $\text{Bi}_{1-x}\text{Te}_x\text{Se}_{1-x}$ 、 $x=0.3\sim0.8$ (n型材料)、もしくは $\text{Bi}_{1-x}\text{Sb}_x\text{Te}_{1-x}$ 、 $x=0.7\sim0.3$ (p型材料)を採用する。ただし、材料A、材料Bとして上記以外の組成のものを採用してもよいが、材料Aと材料Bとは、有限の組成差を持たせておくことが必要である。

【0019】また、前記膜1の膜厚は、例えば、 $0.1\mu\text{m}\sim0.01\mu\text{m}$ に設定され、前記膜2の膜厚は、例えば、 $0.1\mu\text{m}\sim0.01\mu\text{m}$ に設定される。

【0020】さらに、膜1と膜2との界面の荒れは、 $\eta=0.05\mu\text{m}\sim0.005\mu\text{m}$ (ただし、膜1、膜2の膜厚未満)に設定される。具体的には、例えば、製膜速度を速くし、製膜プロセスの制御をラフにすることにより、界面の荒れを大きくすることができる。また、製膜プロセスとしては、従来公知の種々の方法 (真空蒸着法、電解析出法など)を採用することが可能である。

【0021】上記の構成の熱電変換素子に対して、多層膜の膜面に垂直な方向、もしくは平行な方向に電圧を印加し、あるいは温度勾配を与えることにより、熱電変換動作を実現することができる。

【0022】そして、このように熱電変換動作を行わせたところ、高い熱電特性を実現できる。

【0023】さらに詳細に説明する。

【0024】図1に示すように、材料Aからなる膜と材料Bからなる膜との界面が荒れている場合において、膜の積層方向をz方向とし、 $z=0$ で理想的に接合が形成された場合からの界面のずれを変数 $\xi(x, y)$ とすれば (図2参照)、このずれの統計分布はガウス分布 $\exp[-\xi^2(x, y)/2\eta^2]/(2\pi)^{1/2}\eta$ により特徴づけられる。すなわち、界面の統計的性質は、 $\langle \xi(x, y) \rangle = 0$ 、 $\langle \xi^2(x, y) \rangle = \eta^2$ により特徴づけられる。ここで、 $\langle A(x, y) \rangle$ は上記のガウス分布により物理量 $A(x, y)$ の平均をとる操作を意味する。

【0025】そして、この荒れた界面によりキャリア (電子、ホール)は散乱を受ける。また、キャリアは、強制的に2次元動作を行わせられるのではなく、3次元的に動作するのであるから、従来の超格子熱電変換素子とは熱電変換の動作原理が全く異なる。

【0026】このような統計的性質を有する界面の荒れによるキャリアの散乱確率は $\exp[-8m^*\eta^2\varepsilon/\Pi^2]$ に比例することが知られている。ここで、 m^* はキャリアの有効質量、 ε はキャリアの運動エネルギーのz成

分、 Π はプランク定数を 2π で割った値である。したがって、キャリアのエネルギーが小さいほど界面の荒れによって散乱を頻繁に受ける。このため、低エネルギー・キャリアから輸送過程への寄与は減少する。

【0027】また、低エネルギー・キャリアから輸送過程への寄与が減少すると熱電特性が改善されることが知られている ("Methods of improving the Efficiency of Thermoelectric Energy Conversion and Characteristic Energy Range of Carriers", Yoshimasa Nishio and Tohru Hirano, Jpn. J. Appl. Phys. Vol. 36 (1997), pp. 5181-5182参照)。

【0028】したがって、上述のように界面の荒れにより低エネルギー・キャリアから輸送過程への寄与が減少し、熱電特性が向上する。また、この界面の荒れは格子熱伝導率も減少させる。そして、格子熱伝導率の減少も熱電特性の向上に寄与する。

【0029】この結果、界面の荒れに起因するこの2つの効果により、熱電変換素子の熱電特性の向上を達成することができる。

【0030】また、多層膜の膜面に垂直な方向に電圧を印加した場合と多層膜の膜面に平行な方向に電圧を印加した場合とで熱電特性を比較したところ、多層膜の膜面に垂直な方向に電圧を印加した場合の方が高い熱電特性を実現できる。

【0031】

【発明の効果】請求項1の発明は、低エネルギー・キャリアから輸送過程への寄与を減少させ、熱電特性を高めることができるという特有の効果を奏する。

【0032】請求項2の発明は、両電極端子を通して電流を流すことによって、低エネルギー・キャリアが膜の厚みを越えない荒れによって散乱され、ひいては低エネルギー・キャリアから輸送過程への寄与を減少させ、熱電特性を高めることができるという特有の効果を奏する。

【0033】請求項3の発明は、両電極端子を通して電流を流すことによって、低エネルギー・キャリアが膜の全範囲にわたって存在する荒れによって散乱され、ひいては低エネルギー・キャリアから輸送過程への寄与を大幅に減少させ、熱電特性を一層高めることができるという特有の効果を奏する。

【図面の簡単な説明】

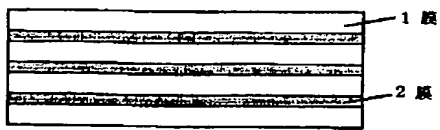
【図1】この発明の熱電変換素子の要部の構成を示す縦断面図である。

【図2】界面の荒れのモデルを示す図である。

【符号の説明】

1、2 膜

【図1】



【図2】

